

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-180890

(43)Date of publication of application : 06.08.1991

(51)Int.Cl.

G09G 3/36
G02F 1/133
G06F 3/147
G09G 3/20

(21)Application number : 01-318992

(71)Applicant : FUJITSU LTD

(22)Date of filing : 11.12.1989

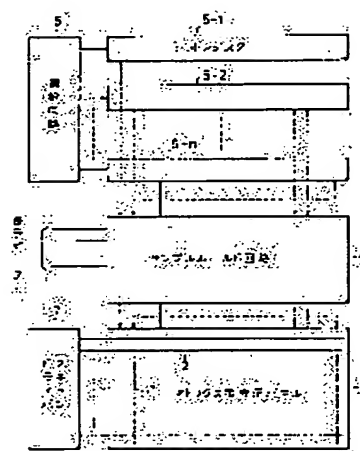
(72)Inventor : TAKAHARA KAZUHIRO
YAMAGUCHI TADAHISA

(54) DATA DRIVER OF MATRIX TYPE DISPLAY DEVICE

(57)Abstract:

PURPOSE: To select and switch sampling modes and to make the data driver economical by applying a specific shift clock signal to plural shift registers.

CONSTITUTION: The shift registers 5-1 - 5-n apply sampling pulses to a sample holding circuit 4. The circuit 4 samples display data corresponding to a data bus 1 and applies a data voltage to the bus 1. A selecting circuit 6 selects a simultaneous sampling mode or sequential sampling mode. The simultaneous sampling mode is selected by applying the in-phase shift clock signals to the shift registers 5-1 - 5-n respectively. Further, the sequential sampling mode is selected by applying out-of-phase shift clock signals. Thus, the modes can be switched by selecting the shift clocks to obtain the economical data driver.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑫ 公開特許公報(A) 平3-180890

⑤ Int. Cl.⁵

識別記号

庁内整理番号

④ 公開 平成3年(1991)8月6日

G 09 G 3/36
G 02 F 1/133
G 06 F 3/147
G 09 G 3/20

5 5 0

3 1 0

A

J

8621-5C
7709-2H
8323-5B
8621-5C

審査請求 未請求 請求項の数 1 (全9頁)

⑬ 発明の名称 マトリクス型表示装置のデータドライバ

⑭ 特 願 平1-318992

⑮ 出 願 平1(1989)12月11日

⑯ 発 明 者 高 原 和 博 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内⑯ 発 明 者 山 口 忠 久 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

⑰ 出 願 人 富 士 通 株 式 会 社 神奈川県川崎市中原区上小田中1015番地

⑱ 代 理 人 弁 理 士 柏 谷 昭 司 外1名

明 細 書

1 発明の名称

マトリクス型表示装置のデータドライバ

2 特許請求の範囲

データバス(1)とスキャンバス(2)とを直交して配置したマトリクス型表示パネル(3)の前記データバス(1)にデータ電圧を印加するマトリクス型表示装置のデータドライバに於いて、

前記データバス(1)対応に表示データをサンプリングして、該データバス(1)にデータ電圧を印加するサンプルホールド回路(4)と、

該サンプルホールド回路(4)にサンプリングパルスを印加する複数個のシフトレジスタ(5-1~5-n)と、

該複数個のシフトレジスタ(5-1~5-n)に、それぞれ同一位相のシフトクロック信号を加えて同時サンプリングモードとするか或いはそれぞれ異なる位相のシフトクロック信号を加えて順次サンプリングモードとするかを選択する選択回路(6)とを備えた

ことを特徴とするマトリクス型表示装置のデータドライバ。

3 発明の詳細な説明

〔概要〕

表示パネルのデータバスにデータ電圧を印加するマトリクス型表示装置のデータドライバに関し、

同時サンプリングモードと順次サンプリングモードとの切替えを可能とし、且つ経済的なデータドライバを提供することを目的とし、

データバスとスキャンバスとを直交して配置したマトリクス型表示パネルの前記データバスにデータ電圧を印加するマトリクス型表示装置のデータドライバに於いて、前記データバス対応に表示データをサンプリングして、該データバスにデータ電圧を印加するサンプルホールド回路と、該サンプルホールド回路にサンプリングパルスを印加する複数個のシフトレジスタと、該複数個のシフトレジスタに、それぞれ同一位相のシフトクロック信号を加えて同時サンプリングモードとするか或いはそれぞれ異なる位相のシフトクロック信号

を加えて順次サンプリングモードとするかを選択する選択回路とを備えて構成した。

(産業上の利用分野)

本発明は、表示パネルのデータバスにデータ電圧を印加するマトリクス型表示装置のデータドライバに関するものである。

マトリクス型表示パネルは、データバスとスキャンバスとを直交配置したものであり、表示媒体として、データバスとスキャンバスとの交点に液晶を介在させた液晶表示パネルが一般的である。又薄膜トランジスタ等のスイッチング素子を、データバスとスキャンバスとの交点に設けたアクティブマトリクス型と、そのようなスイッチング素子を設けない単純マトリクス型とがあり、又カラーフィルタを設けて、フルカラー表示を可能とした構成も知られている。

このようなマトリクス型表示パネルは薄型であるから、小型のカラーテレビ受像機やパーソルコンピュータ等の表示装置に適用されている。又フルカラーのビデオプロジェクトとして開発が進め

られている。

従って、マトリクス型表示パネルを駆動する為のデータドライバは、各種の用途に対応できることが要望されている。

(従来の技術)

従来例のマトリクス型表示装置のデータドライバは、例えば、第 8 図に示すように、サンプルホールド回路 54 とシフトレジスタ 55 とから構成され、サンプルホールド回路 54 は、サンプリングスイッチ 56 と、サンプリングコンデンサ 57 と、バッファ増幅器 58 とから構成されている。又マトリクス型表示パネル 53 は、直交配置されたデータバス 51 とスキャンバス 52 との交点に液晶等の表示媒体が介在されて構成され、スキャンドライバ 59 から順次スキャンバス 52 にスキャン電圧が印加される。

又表示データとして、R (赤)、G (緑)、B (青) の信号が入力される場合を示し、表示データの同期信号に同期してシフトデータ S1 がシフトレジスタ 55 に加えられ、シフトクロック信号

CLK により順次シフトされて、シフトレジスタ 55 の各段からサンプリングパルスとして出力される。サンプリングスイッチ 56 は、このサンプリングパルスによってオンとなり、表示データはサンプリングコンデンサ 57 に加えられて、サンプルホールドされる。このサンプルホールドされた電圧は、バッファ増幅器 58 を介してデータバス 51 にデータ電圧として印加される。

このデータ電圧が印加されるデータバス 51 と、スキャン電圧が印加されるスキャンバス 52 との交点の表示セルの組合せにより、画像や文字が表示される。

第 9 図はサンプリング動作説明図であり、カラービデオ信号等の複合映像信号から分離されたアナログの R、G、B 信号を順次サンプリングする場合を示し、“1”のシフトデータ S1 がシフトクロック信号 CLK により順次シフトされて、シフトレジスタ 55 の各段の出力信号 S1、S2、S3、・・・が“1”となることにより、R、G、B 信号の丸印のレベルがサンプルホールドされる

ことになる。

第 10 図は複合映像信号から同期信号 SYN と R、G、B の輝度信号とに分離された場合を示し、R、G、B 信号は同一レベルで示してあるが、輝度に対応したレベルとなるものである。又同一レベルの R、G、B 信号が同時に得られる場合、即ち、 $R+G+B$ で示す場合は白色表示となる。このような R、G、B 信号を順次サンプリングする場合、波形の伝送歪により正しいサンプルホールド出力信号が得られない場合がある。

例えば、第 11 図に示すように、RGB で示す信号を、シフトレジスタ 55 の出力信号 S1、S2、S3 により時刻 t1、t2、t3 に於いてサンプリングした場合、それぞれ所定のレベルのサンプルホールド出力信号を得ることができるが、伝送経路の静電容量等により RGB' で示す波形のように波形なまりが生じると、時刻 t1 に於けるサンプルホールド出力信号は、波形なまりが生じない RGB 信号の場合に比較してレベルが低くなる。例えば、時刻 t1 で R 信号、時刻 t2 で G

信号、時刻 t_3 で B 信号をサンプルホールドする場合、R 信号のサンプルホールド出力信号のレベルが低くなり、正しいカラー表示ができないことになる。

そこで、従来は、R、G、B 信号を同時にサンプリングする構成が用いられている。即ち、R G B 信号のような波形なまりが生じた信号に対して、時刻 t_2 のように所定レベルとなった時刻に於いて、R、G、B 信号を同時にサンプルホールドするものである。

〔発明が解決しようとする問題点〕

従来例のマトリクス型表示装置のデータドライバに於いては、順次サンプリングか同時サンプリングかの何れか一方の構成を有するものであり、順次サンプリング方式のデータドライバに於いては、前述のように、波形なまりにより正確なサンプルホールド出力信号を得ることが困難であり、又同時サンプリング方式のデータドライバに於いては、サンプリング間隔が長くなることから、白黒等の 2 色表示の場合には、解像度が低くなる欠

点がある。

又マトリクス型表示パネル 5 3 の表示容量を増大するに伴ってデータバス 5 1 の本数が増大し、シフトレジスタ 5 5 のシフトクロック信号 CLK の周波数を高くする必要がある。しかし、その周波数を高くするにも限度があるから、データドライバにより駆動できるマトリクス型表示パネルの表示容量にも限度が生じる欠点があった。

本発明は、同時サンプリングモードと順次サンプリングモードとの切替えを可能とし、且つ経済的なデータドライバを提供することを目的とするものである。

〔課題を解決するための手段〕

本発明のマトリクス型表示装置のデータドライバは、複数個のシフトレジスタを設けたものであり、第 1 図を参照して説明する。

データバス 1 とスキャンバス 2 とを直交して配置したマトリクス型表示パネル 3 のデータバス 1 にデータ電圧を印加するマトリクス型表示装置のデータドライバに於いて、データバス 1 対応に表

示データをサンプリングして該データバス 1 にデータ電圧を印加するサンプルホールド回路 4 と、このサンプルホールド回路 4 にサンプルパルスを印加する複数個のシフトレジスタ 5-1 ~ 5-n と、この複数個のシフトレジスタ 5-1 ~ 5-n に、それぞれ同一位相のシフトクロック信号を加えて同時サンプリングモードとするか或いはそれぞれ異なる位相のシフトクロック信号を加えて順次サンプリングモードとするかを選択する選択回路 6 とを備えており、7 はスキャンバス 2 を順次選択してスキャン電圧を印加するスキャンドライバである。

〔作用〕

選択回路 6 により複数個のシフトレジスタ 5-1 ~ 5-n に同一位相或いはそれぞれ異なる位相のシフトクロック信号を選択して加えるものであり、又複数個のシフトレジスタ 5-1 ~ 5-n の各段の出力信号がサンプルホールド回路 4 にサンプリングパルスとして加えられ、表示データがサンプリングされ、ホールド出力信号がデータ電圧

としてマトリクス型表示パネル 3 のデータバス 1 に印加される。

各シフトレジスタ 5-1 ~ 5-n は、1 個のシフトレジスタを用いた従来例に比較して、 $1/n$ の周波数のシフトクロック信号で動作すれば良いことになるから、表示容量の大きいマトリクス型表示パネル 3 に対するデータドライバを容易に構成することができる。

又複数個のシフトレジスタ 5-1 ~ 5-n に同一位相のシフトクロック信号を加えた場合には、複数個のシフトレジスタ 5-1 ~ 5-n の各段の出力信号は同一位相となるから、サンプルホールド回路 4 に於いて表示データを同時にサンプリングすることができる。即ち、同時サンプリングモードとすることができる。又複数個のシフトレジスタ 5-1 ~ 5-n にそれぞれ異なる位相のシフトクロック信号を加えると、複数個のシフトレジスタ 5-1 ~ 5-n の各段の出力信号は異なる位相となるから、サンプルホールド回路 4 に於いて表示データを順次サンプリングすることができる。

即ち、順次サンプリングモードとなる。従って、選択回路 6 によりシフトクロック信号を選択して複数のシフトレジスタ 5-1~5-n に加えることにより、同時サンプリングモードと順次サンプリングモードとの何れか一方のモードで表示データをサンプリングして、データバス 1 にデータ電圧を印加することができる。

〔実施例〕

以下図面を参照して本発明の実施例について詳細に説明する。

第 2 図は本発明の一実施例の要部ブロック図であり、11 はデータバス、12 はスキャンバス、13 はマトリクス型表示パネル、14 はサンプルホールド回路、15-1~15-3 はシフトレジスタ、16 はシフトクロック信号 CLK1~CLK3 を選択する選択回路、17 はスキャンドライバ、SW1~SWm はトランジスタ等からなるサンプリングスイッチ、C1~Cm はサンプリングコンデンサ、BF1~BFm はバッファ増幅器である。

ッファ増幅器 BF1~BFm とから構成されている。

又シフトレジスタ 15-1~15-3 は、表示データの同期信号に同期したシフトデータ S1 をシフトクロック信号に従ってシフトし、各段の出力信号をサンプリングパルスとしてサンプルホールド回路 14 のサンプリングスイッチ SW1~SWm に加えるものであり、例えば、シフトレジスタ 15-1 の 1 段目の出力信号はサンプリングスイッチ SW1、2 段目の出力信号はサンプリングスイッチ SW4、3 段目の出力信号はサンプリングスイッチ SW7 (図示を省略)、・・・、終段の m/3 段目の出力信号はサンプリングスイッチ SWm-2 にそれぞれ加えられ、又シフトレジスタ 15-2 の 1 段目の出力信号はサンプリングスイッチ SW2、2 段目の出力信号はサンプリングスイッチ SW5 (図示を省略)、・・・、終段の m/3 段目の出力信号はサンプリングスイッチ SWm-1 にそれぞれ加えられる。又シフトレジスタ 15-3 の 1 段目の出力信号はサンプリングスイ

この実施例は、R、G、B 信号対応にシフトレジスタ 15-1~15-3 を設けた場合を示し、各シフトレジスタ 15-1~15-3 は、m/3 段構成のものである。又マトリクス型表示パネル 13 は、m 本のデータバス 11 と k 本のスキャンバス 12 とからなり、m×k の表示セルが構成され、R、G、B のカラーフィルタが設けられた例えばアクティブマトリクス型液晶表示パネルとすることができる。

スキャンドライバ 17 は、表示データの同期信号に同期して k 本のスキャンバス 12 を順次選択してスキャン電圧を印加する構成を有し、そのスキャン電圧に同期してサンプルホールド回路 14 から m 本のデータバス 11 に同時に表示データに対応したデータ電圧が印加される。このサンプルホールド回路 14 は、シフトレジスタ 15-1~15-3 の出力信号により駆動されるトランジスタ等からなるサンプリングスイッチ SW1~SWm と、サンプルホールドする為のサンプリングコンデンサ C1~Cm と、データ電圧を出力するバ

ッチ SW3、・・・、終段の m/3 段目の出力信号はサンプリングスイッチ SWm にそれぞれ加えられる。

又選択回路 16 にそれぞれ位相が異なるシフトクロック信号 CLK1~CLK3 が入力され、その中の一つの例えばシフトクロック信号 CLK1 を選択して各シフトレジスタ 15-1~15-3 に加えると、各シフトレジスタ 15-1~15-3 の対応する各段の出力信号は同一位相となり、例えば、最初のシフトクロック信号 CLK1 により、各シフトレジスタ 15-1~15-3 の 1 段目の出力信号がサンプリングスイッチ SW1、SW2、SW3 に加えられて同時にオンとなり、R、G、B 信号が同時にサンプリングされて、サンプリングコンデンサ C1、C2、C3 によりホールドされ、次のシフトクロック信号 CLK1 が加えられると、各シフトレジスタ 15-1~15-3 の 2 段目の出力信号がサンプリングスイッチ SW4、SW5、SW6 (図示せず) に加えられて同時にオンとなる。従って、同時サンプリングモー

ドとなる。

又選択回路16によりシフトクロック信号CLK1~CLK3をそれぞれシフトレジスタ15-1~15-3に加えると、各シフトレジスタ15-1~15-3の対応する各段の出力信号は異なる位相となり、例えば、最初のシフトクロック信号CLK1~CLK3が順次シフトレジスタ15-1~15-3に加えられると、順次シフトレジスタ15-1~15-3の1段目の出力信号がサンプリングスイッチSW1~SW3に加えられ、R信号がサンプリングスイッチSW1によりサンプリングされ、次にG信号がサンプリングスイッチSW2によりサンプリングされ、次にB信号がサンプリングスイッチSW3によりサンプリングされ、それぞれ異なる位相で順次サンプリングされる。即ち、順次サンプリングモードとなる。

第3図は同時サンプリングモードの説明図であり、(a)は表示データ、(b)はシフトデータSI、(c)~(e)はシフトレジスタ15-1~15-3に加えられるシフトクロック信号、(f)~(h)はサンプルホ

ールド出力信号を示す。各シフトレジスタ15-1~15-3には(c)~(e)に示す同一位相のシフトクロック信号が加えられ、(b)に示すシフトデータSIが順次シフトされて、各シフトレジスタ15-1~15-3の各段の出力信号により、R、G、Bの同時サンプリングが行われ、(f)~(h)に示すサンプルホールド出力信号が得られることになる。

第4図は順次サンプリングモードの説明図であり、(a)は表示データ、(b)はシフトデータSI、(c)~(e)はシフトレジスタ15-1~15-3に加えられるシフトクロック信号、(f)~(h)はサンプルホールド出力信号を示す。各シフトレジスタ15-1~15-3には(c)~(e)に示すそれぞれ位相が異なるシフトクロック信号が加えられるから、シフトレジスタ15-1~15-3の各段の出力信号もそれぞれ位相が異なるものとなり、R、G、B、R、G、B、・・・の順序でサンプリングされることになる。即ち、順次サンプリングモードとなる。

従って、選択回路16によりシフトクロック信号を選択することにより、同時サンプリングモー

ド又は順次サンプリングモードの何れにも適用できることになる。又シフトクロック信号は、従来例に比較して1/3の周波数で良いことになるから、従来例と同一動作速度のシフトレジスタを用いた場合には、データバス11の本数が3倍のマトリクス型表示パネルに対しても、容易に駆動することができることになる。

第5図は本発明の他の実施例の要部ブロック図であり、21はデータバス、22はスキャンバス、23はマトリクス型表示パネル、24、34はサンプルホールド回路、25-1~25-3、35-1~35-3はシフトレジスタ、26、36は選択回路、27はスキンドライバである。

データバス21を左から21-1~21-mとすると、奇数番のデータバス21-1、21-3、・・・がサンプルホールド回路24に接続され、偶数番のデータバス21-2、21-4、・・・がサンプルホールド回路34に接続される。

又選択回路26、36に入力されるシフトクロック信号CLK1~CLK3、CLK1'~CL

CK3'は、それぞれ位相が異なるものであり、同時サンプリングモードの場合には、シフトレジスタ25-1、25-3、35-2に加えられるシフトクロック信号を同一位相とし、シフトレジスタ25-2、35-1、35-3に加えられるシフトクロック信号を同一位相とするように選択回路26、36によりシフトクロック信号の選択が行われる。その場合、サンプルホールド回路24、34に入力された表示データは、例えば、データバス21-1、21-2、21-3対応にR、G、B信号が同時にサンプリングされ、次にデータバス21-4、21-5、21-6対応にR、G、B信号が同時にサンプリングされる。又順次サンプリングモードの場合には、シフトレジスタ25-1~25-3、35-1~35-3に加えられるシフトクロック信号が総て異なる位相となるように、選択回路26、36によりシフトクロック信号の選択が行われる。

第6図は同時サンプリングモードの説明図であり、(a)は表示データ、(b)はシフトデータSI、(c)

～(e)は選択回路26からシフトレジスタ25-1～25-3に加えられるシフトクロック信号、(f)～(n)はサンプルホールド回路24によるサンプルホールド出力信号、(i)～(n)は選択回路36からシフトレジスタ35-1～35-3に加えられるシフトクロック信号、(ℓ)～(n)はサンプルホールド回路34によるサンプルホールド出力信号を示す。

(a)に示す表示データRGB1は、(c)、(e)、(j)に示すシフトクロック信号によりシフトデータS1がシフトされて、シフトレジスタ25-1、25-3、35-2の1段目の出力信号によりサンプリングされるから、(f)、(n)、(n)のR1、B1、G1で示すサンプルホールド出力信号となり、(i)、(n)に示すシフトクロック信号によりシフトデータS1がシフトされて、シフトレジスタ25-2、35-1、35-3の1段目の出力信号によりサンプリングされるから、(i)、(ℓ)、(n)のG2、R2、B2で示すサンプルホールド信号となる。

第7図は順次サンプリングモードの説明図であ

り、(a)は表示データ、(b)はシフトデータS1、(c)～(e)は選択回路24からシフトレジスタ25-1～25-3に加えられるシフトクロック信号、(f)～(n)はサンプルホールド回路24によるサンプルホールド出力信号、(i)～(n)は選択回路36からシフトレジスタ35-1～35-3に加えられるシフトクロック信号、(ℓ)～(n)はサンプルホールド回路34によるサンプルホールド出力信号を示す。

(c)～(e)、(i)～(n)に示すように、シフトレジスタ25-1～25-3、35-1～35-3に加えられるシフトクロック信号はそれぞれ位相が異なるものであり、シフトレジスタ25-1、25-3、35-2の1段目の出力信号により(a)に示す表示データR、G、B、信号が順次サンプリングされ、(f)、(ℓ)、(n)に示すサンプルホールド出力信号となる。又シフトレジスタ25-2、35-1、35-3の1段目の出力信号により(a)に示す表示データR、G、B、信号が順次サンプリングされ、(i)、(n)、(n)に示すサンプルホールド

出力信号となる。

従って、選択回路26、36によりシフトクロック信号を選択することにより、同時サンプリングモードと順次サンプリングモードとの何れか一方を選択することができる。

本発明は、前述の実施例にのみ限定されるものではなく種々付加変更することができるものであり、例えば、シフトレジスタを更に倍の本数とすることにより、シフトクロック信号の周波数を更に半分とすることもできる。又シフトレジスタは表示データをシフトするものではなく、1ビットのシフトデータS1をシフトするだけの構成であるから、比較的簡単な構成で済むことになる。

(発明の効果)

以上説明したように、本発明は、複数個のシフトレジスタ5-1～5-nを設け、各シフトレジスタ5-1～5-nに同一位相のシフトクロック信号を加えた時に、各シフトレジスタ5-1～5-nの各段の出力信号が同一位相となるから、同時サンプリングモードとなり、各シフトレジスタ

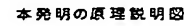
5-1～5-nにそれぞれ異なるシフトクロック信号を加えた時に、各シフトレジスタ5-1～5-nの各段の出力信号がそれぞれ異なる位相となるから、順次サンプリングモードとなる。このようなモードは、選択回路6により前述のシフトクロック信号を選択することにより切替えることができる。

従って、シフトクロック信号の周波数を従来例と同一とした場合には、シフトレジスタ5-1～5-nの本数倍のデータバス1を有するマトリクス型表示パネル3を駆動することができるから、表示容量の増大化に対処することができる。又同一構成のデータドライバにより、同時サンプリングモードと順次サンプリングモードとの何れにも適用できるから、大量生産によりコストダウンを図ることができる利点がある。

4 図面の簡単な説明

第1図は本発明の原理説明図、第2図は本発明の一実施例の要部ブロック図、第3図は同時サンプリングモードの説明図、第4図は順次サンプリ

特許出願人 富士通株式会社
代理人弁理士 柏谷昭司
代理人弁理士 渡邊弘一



第 1 図

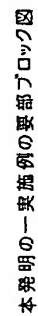
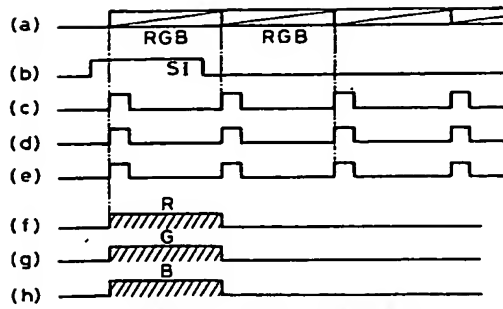
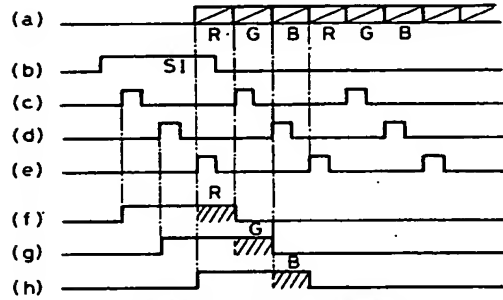


図 2 振



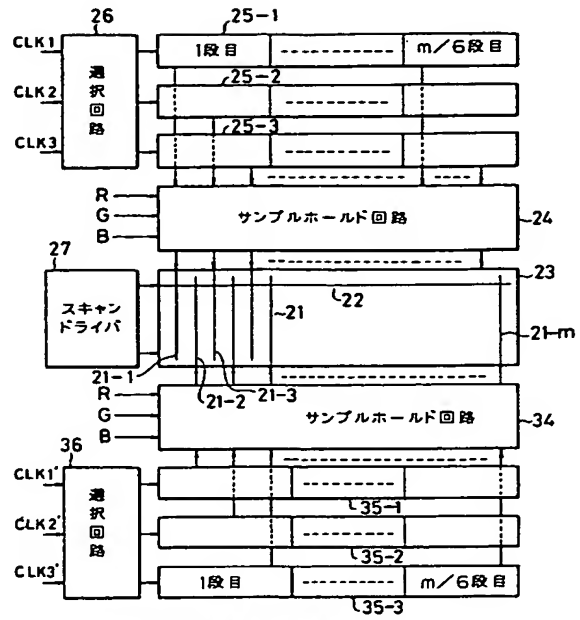
同時サンプリングモードの説明図

第 3 図



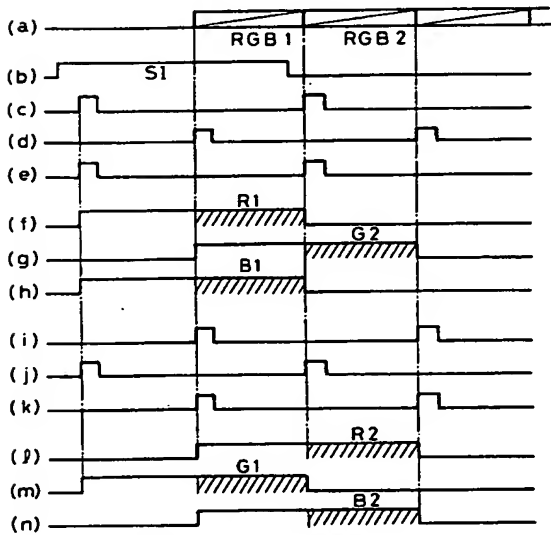
順次サンプリングモードの説明図

第 4 図



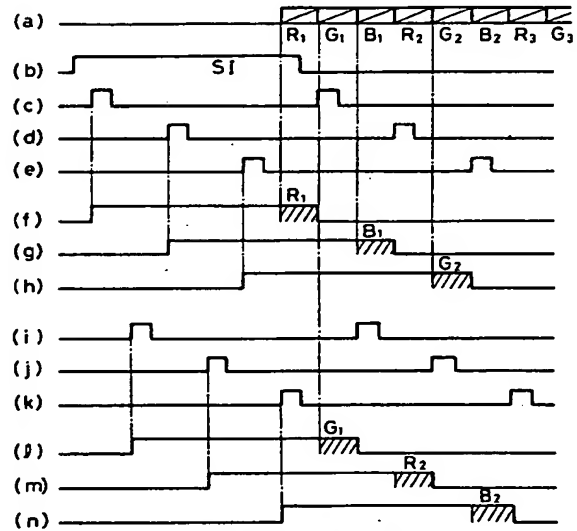
本発明の他の実施例の要部ブロック図

第 5 図



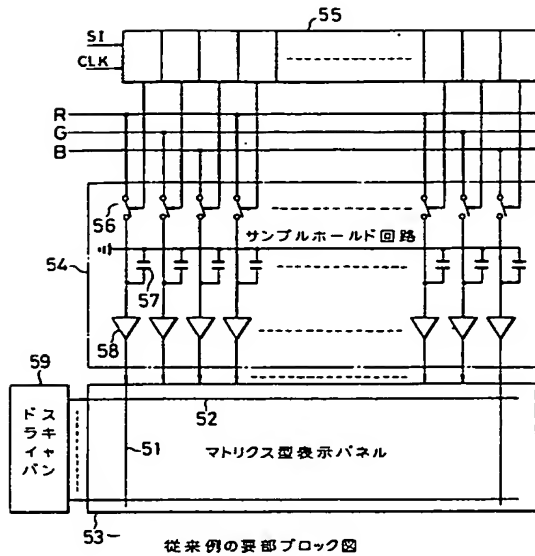
同時サンプリングモードの説明図

第 6 図

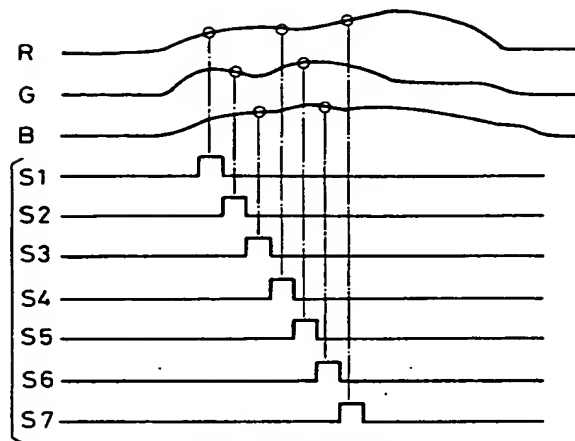


順次サンプリングモードの説明図

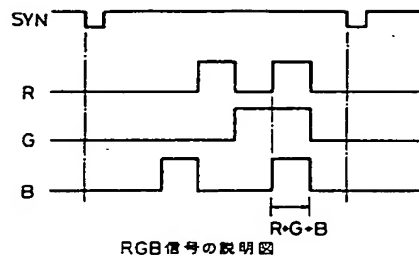
第 7 図



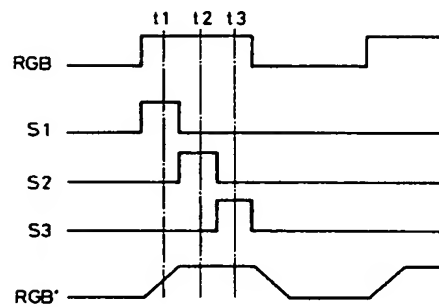
第 8 図



第 9 図



第 10 図



第 11 図